

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **53125745 A**

(43) Date of publication of application: **02.11.78**

(51) Int. Cl

H03B 3/04

H03B 19/00

(21) Application number: **52040499**

(71) Applicant: **NEC CORP**

(22) Date of filing: **08.04.77**

(72) Inventor: **ANDO SUSUMU**

(54) SIGNAL GENERATING CIRCUIT

(57) Abstract:

PURPOSE: To enable to easily synthesize a signal in multi-frequencies from one signal generating source, by

easily synthesizing a signal having the frequencies of the addition and subtraction of two signals, through the use of a digital circuit utilizing exclusive OR circuit.

COPYRIGHT: (C)1978,JPO&Japio

公開特許公報

昭53-125745

⑯Int. Cl.²
H 03 B 3/04
H 03 B 19/00

識別記号

⑯日本分類
98(5) B 0
98(5) B 4

庁内整理番号
6647-53
6647-53

⑯公開 昭和53年(1978)11月2日
発明の数 1
審査請求 未請求

(全 3 頁)

⑭信号発生回路

⑯特 許 願 昭52-40499
⑯出 許 願 昭52(1977)4月8日
⑯發 明 者 安藤進

東京都港区芝五丁目33番1号

日本電気株式会社内

⑯出 許 人 日本電気株式会社
東京都港区芝五丁目33番1号
⑯代 理 人 弁理士 内原晋

明細書

1. 発明の名称

信号発生回路

2. 特許請求の範囲

(1) 信号発生回路において、相異なる周波数を有する2つのディジタル信号を発生する手段と、前記発生手段出力からのディジタル信号の排他的論理和をとる論理回路と前記論理回路の出力に接続される戻波器とを含み、前記論理回路の2つのディジタル信号の和又は差の周波数を有するアナログ信号を、前記戻波器により選択し出力させることを特徴とする信号発生回路。

(2) 特許請求範囲の第1項記載の信号発生手段が一つの信号発生源と、前記発生源の出力信号を分周して前記相異なる周波数を有する2つのディジタル信号を出力するディジタル分周器とで構成されることを特徴とする信号発生回路。

3. 発明の詳細な説明

本発明は2周波数を合成して和及び差周波数を作るミキサー回路を使用した信号発生回路に関するものである。

従来のミキサー回路は、例えば第1図に示される様に変成器T1、T2、整流器X、1、3、Dから構成される。A、Bは入力信号Dは出力信号を表わすものとする。

説明上Bなる入力信号は第3図に示す様な正弦波信号とし、Aなる信号は第2図に示す様な正弦波信号とし、前記の2つの周波数の異なるAの信号を端子a-a'間にBの信号を端子b-b'間に印加させたとするとAなる信号によってa-a'間に流れる電流はBの半サイクル毎にその方向を変じているのであるからDの出力波形は第4図に示す如き波形となる。かかる波形にA、Bの各周波数の和成分及び差成分が含まれていることは周知の事実であるが、第1図の構成図から明らかに変成器、整流器等多数の電子を要し、入力信号かディジタル信号の場合一度正弦波に変換して

から使用しなければならない等の欠点があつた。本発明の目的はミキサー回路に変成器、整流器等の複数の素子を用いて構成する欠点を取除かんとするものであつて、このミキサー回路の代わりに排他的論理回路のみで構成することを特徴とするものである。

第5図は本発明の一実施例であつて10はクロック信号発生源、11～14は分周回路、15～18は排他的論理回路、19～22は帯域戻波器、1はクロック入力端子、2～5は分周回路出力端子、6～9は排他的論理回路出力端子、10～14とは出力信号の周波数である。つぎに、これを動作させるには回路10より供給される周波数 ω なる信号を1のクロック信号入力端子に供給し、前記信号は分周比の異なる $1/\omega_1, 1/\omega_2, 1/\omega_3, 1/\omega_4$ の分周回路11～14に供給される。前記の分周回路に供給された信号は2の端子に周波数 ω_1 なる信号、3の端子に周波数 ω_2 なる信号、4の端子に周波数 ω_3 なる信号4の端子に周波数 ω_4 なる信号が分周

回路出力端子に出力される。これらの発生された信号すなわち、周波数 ω_1/ω_1 なる信号を回路15の一方の入力端子に加え、他方の入力端子に周波数 ω_2/ω_1 なる信号を加えた場合、回路15の出力端子6には周波数 $\omega_1/\omega_1 + \omega_2/\omega_1$ なる高調波成分を含んだ信号がTTLレベルで取り出せる。前記のTTLの出力端子6の信号を帯域戻波器22、19に加えてやれば周波数 $\omega_1/\omega_1 + \omega_2/\omega_1$ なる高調波成分を回路22を使用することにより抽出することが可能であり、又、回路19を使用することにより周波数 $\omega_1/\omega_1 - \omega_2/\omega_1$ なる高調波成分も抽出することが可能である。前記説明で明らかのように回路22の出力端子には周波数 $\omega_1/\omega_1 + \omega_2/\omega_1 = \omega_1$ なる信号が発生され、回路19の出力端子には周波数 $\omega_1/\omega_1 - \omega_2/\omega_1 = \omega_2$ なる信号が発生される。又、ここでは、TTLに専してのみの動作説明であるが回路16～18なども同様な原理で $\omega_2, \omega_3, \omega_4$ なる周波数の信号の抽出ができる。

以上、本発明の実施例について述べたが次に排

他的論理回路がミキサーとして使用可能であることを説明する。従来例第1図に於て A, B なる信号を $A(t), B(t)$ で表わし、出力を $D(t)$ とする。説明を容易にするため $B(t)$ に方形波を使用したとすると $B(t)$ が正のとき $D(t)$ は $A(t)$ の逆相成分となり、 $B(t)$ を負とすれば $D(t)$ は $A(t)$ の正相成分となる。更に $A(t)$ を方形波で書きかえ、前記の正を論理レベルの“1”に負を論理レベルの“0”と書き換えたならば表1に示す真理値で表わすことができる。すなわち出力 $D(t)$ は $D(t) = \overline{A(t)} \cdot B(t) + A(t) \cdot \overline{B(t)}$ の排他的論理和そのものであり排他的論理和はアノログミキサーの入力を方形波に書きかえたものと等価で、従つて排他的論理和出力成分には2つの異った周波数を有する入力信号の和周波及び差周波成分を含んでいることは明らかである。

表 1

B (t)	A (t)	D (t)
1	1	1
1	0	0
0	1	0
0	0	1

本実施例の論理回路及びフィルタの間又はフィルタ出力に増幅器等を入れること又はフィルターに増幅機能を含ませる等は本発明別の構成方法として容易に考えられるものであり、これらの要素の追加は本発明に含まれる。

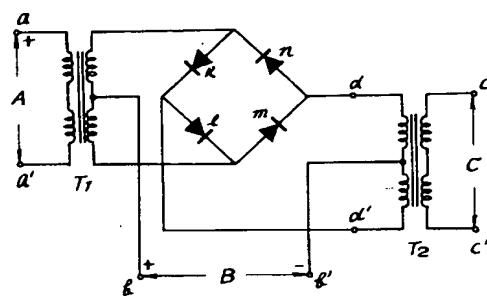
以上説明したように排他的論理回路を利用したディジタル回路を用いることにより2信号の和及び差の周波数を有する信号が容易に合成出来るので、多種類の信号を発生させる必要がある場合発生源の周波数を必要周波数の最小公倍数に選び更に必要周波数の信号を前記発生源の信号を分周してつくるとすれば1信号発生源から多周波の信号が容易にしかも小型に合成可能になる。

4. 図面の簡単な説明

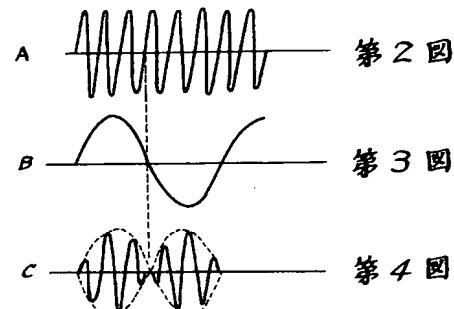
第1図は従来のミキサー回路で第2図、第3図は第1図の $a-a'$ 間及び $b-b'$ 間に入力する正弦波信号であり、第4図は第1図の $c-c'$ 間に输出される信号である。第5図は本発明の一実施例の回路図であり、10はクロック発生器、11

～14は分周回路、15～18は排他的論理和回路、19～23は帯域印波器、1はクロック入力端子、2～5は分周回路出力端子、6～9は排他的論理和回路出力端子である。

代理人弁理士内原晋



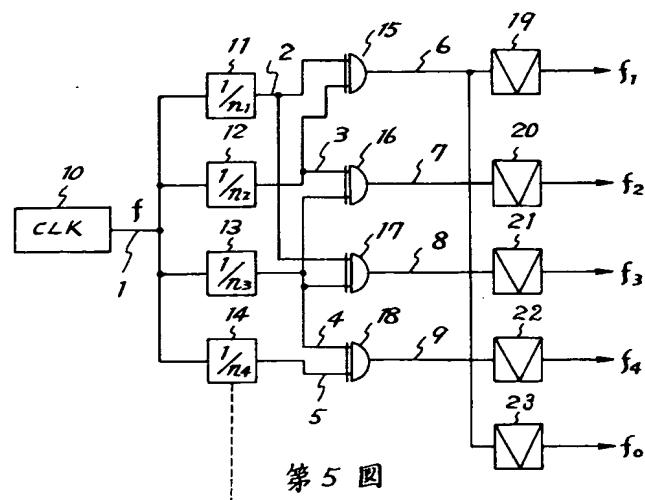
第1回



第二回

第3圖

第4圖



第5回

SIGNAL GENERATING CIRCUIT

Publication number: JP53125745
Publication date: 1978-11-02
Inventor: ANDOU SUSUMU
Applicant: NIPPON ELECTRIC CO
Classification:
- international: H03B19/00; H03B21/00; H03B21/02; H03B19/00;
H03B21/00; (IPC1-7): H03B3/04; H03B19/00
- european: H03B21/02
Application number: JP19770040499 19770408
Priority number(s): JP19770040499 19770408

[Report a data error here](#)

Abstract of JP53125745

PURPOSE: To enable to easily synthesize a signal in multi-frequencies from one signal generating source, by easily synthesizing a signal having the frequencies of the addition and subtraction of two signals, through the use of a digital circuit utilizing exclusive OR circuit.

Data supplied from the esp@cenet database - Worldwide